

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-274195

(43)Date of publication of application : 05.10.2001

(51)Int.Cl.

H01L 21/60
// H01L 23/12

(21)Application number : 2000-088452

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 28.03.2000

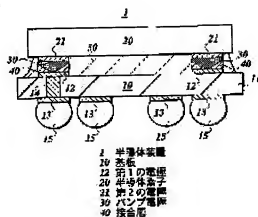
(72)Inventor : HOSOMI HIDEKAZU
KOSHIO YASUHIRO

(54) SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device in which a bonding layer located between electrodes can be lessened in number of voids, improved in mechanical strength, and improved with respect to reliability to a heat cycle, and to provide its manufacturing method.

SOLUTION: A semiconductor device 1 has a flip-chip structure, where a bonding layer 40 whose main component is an Au-Sn intermetallic compound, is provided between a first electrode 12 and a bump electrode 30, whose main component is Au. The bonding layer 40 includes one or more compounds, which are contained by 50 vol. atom% or above and selected out of an Au1-Sn1 intermetallic compound, an Au1-Sn2 intermetallic compound, and an Au1-Sn4 intermetallic compound.



(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開2001-274195

(P2001-274195A)

(43)公開日 平成13年10月5日(2001.10.5)

(51)Int.Cl. ⁷	識別記号	F I	ターミナル(参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 F 0 4 4
		21/92	6 0 4 J
// H 0 1 L 23/12		23/12	L

審査請求 未請求 請求項の数 5 O L (全 7 頁)

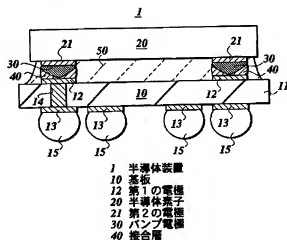
(21)出願番号	特願2000-88452(P2000-88452)	(71)出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成12年3月28日(2000.3.28)	(72)発明者	細美 英一 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内
		(72)発明者	小塩 康弘 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内
		(74)代理人	100083806 弁理士 三好 秀和 (外7名)
		Fターム(参考)	5F044 LL04 LL11 QQ03 QQ04 QQ05

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 電極間の接合層のボイドの発生を減少することができ、かつ接合層の機械的強度を向上することができる、熱サイクルに対する信頼性を向上することができる半導体装置を提供する。また、この半導体装置の製造方法を提供する。

【解決手段】 フリップチップ構造の半導体装置1において、第1の電極12とAuを主組成とするバンプ電極30との間に、Au-Sn金属間化合物を主組成とする接合層40を備えている。接合層40は、その体積の50原子%以上がAu-Sn金属間化合物、Au-Sn₂金属間化合物、Au-Sn₄金属間化合物の1つ又は複数により生成されている。



1 半導体装置
10 基板
12 第1の電極
20 半導体素子
21 第2の電極
30 バンプ電極
40 接合層

【特許請求の範囲】

【請求項1】 第1の電極と、

前記第1の電極上の少なくとも金を主組成とするバンパ電極と、

前記バンパ電極上の第2の電極とを備え、

前記第1の電極とバンパ電極との間に、前記バンパ電極の金と低融点金属との金属間化合物を主組成とする接合層を備えたことを特徴とする半導体装置。

【請求項2】 前記接合層は、その体積の50原子%以上が、下記金(Au)と錫(Sn)との金属間化合物の1つ又は複数により生成されていることを特徴とする請求項1に記載の半導体装置。

(1) Au₁-Sn₁

(2) Au₁-Sn₂

(3) Au₁-Sn₄

【請求項3】 前記接合層の低融点金属は、

錫、又は錫と銀、インジウム、ビスマス、銅、鉛の少なくともいずれか1つの金属との合金であることを特徴とする請求項2に記載の半導体装置。

【請求項4】 前記接合層の体積は、前記バンパ電極の体積に比べて小さいことを特徴とする請求項1又は請求項2に記載の半導体装置。

【請求項5】 第1の電極上に低融点金属を形成する工程と、

第2の電極上に少なくとも金を主組成とするバンパ電極を形成する工程と、

前記低融点金属とバンパ電極とを接触させ加熱することにより、バンパ電極の金と低融点金属との金属間化合物を主組成とする接合層を形成し、この接合層及びバンパ電極を介させて前記第1の電極と第2の電極との間を電気的かつ機械的に接続する工程とを少なくとも備えたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置及びその製造方法に関し、特に電極間の電気的かつ機械的接続にバンパ電極を使用する半導体装置及びこの半導体装置の製造方法に関する。特に本発明は、基板の電極と半導体素子(半導体チップ)のボンディングパッドとの間をバンパ電極を介させて電気的かつ機械的に接続する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 ノート型パーソナルコンピュータ、携帯電話機等の携帯端末機器に使用される半導体装置には、携帯性を高めるために、より一層の小型化、軽量化が要求されている。また、この種の半導体装置においては、例えば動作速度の高速性能の向上に伴う優れた電気的特性が要求されている。これらの要求を満たすために、フリップチップ構造が半導体装置に採用される傾向にある。

【0003】 フリップチップ構造とは、基板の電極と半導体素子のボンディングパッドとの間をバンパ電極(突起電極)を介らせて電気的かつ機械的に接続した構造である。基本的には、半導体チップの平面サイズと同等まで基板の平面サイズを縮小することができるので、フリップチップ構造は半導体装置の小型化及び軽量化を実現することができる。さらに、基板の電極と半導体素子のボンディングパッドとの間には配線長が長くなるワイヤを使用しないので、動作周波数を高くすることができ、フリップチップ構造は半導体装置の動作速度の高速化を実現することができる。

【0004】 フリップチップ構造を採用する半導体装置において、電極間の接続方式には大きく分けて、接触接続方式と合金接続方式とが主流である。前者の接触接続方式は異方性導電膜(ACF: anisotropic conductive film)を使用したフリップチップ接続である。異方性導電膜は、基板の電極と半導体素子のボンディングパッドとの間に配置し、熱圧着することにより、電極とボンディングパッドとの間を簡単に機械的に接続することができる。しかしながら、異方性導電膜と電極との間の接触抵抗、並びに異方性導電膜とボンディングパッドとの間の接触抵抗が大きく、動作速度の高速化が要求される半導体装置においては使用することが難しい。

【0005】 後者の合金接続方式は、基板の電極とバンパ電極との間に合金を生成し、この合金を使用したフリップチップ接続である。この合金接続方式は、電極とバンパ電極との間の接触抵抗を非常に小さくすることができるので、半導体装置の動作速度の高速化を実現することができる。

【0006】 図8及び図9に示すように、フリップチップ構造の合金接続方式を採用する半導体装置100は、基板101の電極102と、この電極102上の低融点金属層121と、この低融点金属層121上のバンパ電極123と、このバンパ電極123上の半導体素子110のボンディングパッド111とを備え、低融点金属層121とバンパ電極123との間に合金層122を備えて構成されている。

【0007】 電極102は銅(Cu)箔により形成され、ボンディングパッド111はアルミニウム合金膜により形成されている。バンパ電極123には金(Au)バンパ電極が使用され、低融点金属層121には錫銀(Sn-Ag)合金層が使用されている。合金層122は、熱圧着ボンディングにより生成された、低融点金属層121のSnとバンパ電極123のAuとのAu-Sn共晶(80重量% Au-20重量% Sn)合金により形成されている。

【0008】

【発明が解決しようとする課題】 図8及び図9に示す半導体装置100において、合金層122がAu-Sn共晶合金で形成されると、基板101の電極102のCu

が Au-Sn 共晶合金内に拡散され、合金層 122 の一部が Au-Sn-Cu からなる 3 元系合金に変化してしまう。同時に Au-Sn 共晶合金の Au、Sn のそれぞれが電極 102 内部に拡散されるが、Cu が Au-Sn 共晶合金内部に拡散する速度の方が、Au、Sn のそれぞれが配線 102 の内部に拡散する速度に比べて速いので、カーゲンドール (Kirkendall) 効果により Cu と Au-Sn-Cu 合金との間にボイドが発生することが知られている (例えば、Au-Sn bonding metallurgy of TAB contacts and its influence on the Kirkendall effect in ternary Cu-Au-Sn system, 1992 Proceedings, 42nd Electronic Components and Technology Conference (Cat.No. 92C3056-9) (USA) xviii+1095 P.P.360-71 等)。このようにして発生したボイドは、熱サイクルにより合金層 122 の機械的接合強度を劣化させ、断線不良を誘発する可能性が指摘されていた。

【0009】また、上記半導体装置 100 においては、合金層 122 を Au-Sn 共晶合金とするために、パンプ電極 123 の体積に比べて 1.5 ~ 2 倍程度の体積の低熔点金属層 121 を形成している。低熔点金属層 121 の Sn の供給量が過剰になると、安定した Au-Sn、Au-Sn₂、Au-Sn₄ 等の金属間化合物が生成されてしまい、これらの金属間化合物は脆いと考えられている。つまり、これらの安定な金属間化合物が生成された場合には、熱サイクルにより合金層 122 の機械的接合強度を劣化させ、断線不良を誘発する可能性が指摘されていた。

【0010】本発明は上記課題を解決するためになされたものである。従って、本発明の目的は、電極間の接合部のボイドの発生を減少することができ、かつ接合層の機械的強度を向上することができ、熱サイクルに対する信頼性を向上することができる半導体装置を提供することである。

【0011】さらに、本発明の目的は、上記目的を達成することができる半導体装置の製造方法を提供することである。

【0012】

【課題を解決するための手段】上記課題を解決するために、本発明の第 1 の特徴は、第 1 の電極と、第 1 の電極上の少なくとも Au を主組成とするパンプ電極と、パンプ電極上の第 2 の電極とを備え、第 1 の電極とパンプ電極との間に、パンプ電極の Au と低熔点金属との金属間化合物を主組成とする接合層を備えた半導体装置としたことである。ここで、「第 1 の電極」は、少なくともパンプ電極側の表面層が Cu または Cu を主組成とする合金であることが好ましい。「少なくとも Au を主組成とするパンプ電極」とは、少なくとも第 1 の電極側の表面層がすべて Au で形成される場合、例えば硬度調節のために適度な添加物を含む Au 合金の場合のいずれもが含まれる意味で使用される。接合層の「低熔点金属」には、

Sn、又は Sn と Ag、インジウム (In)、ビスマス (Bi)、Cu、Pb 等の少なくともいずれか 1 つの金属との合金 (Sn を主組成とする低熔点金属) を実用的に使用することができる。「接合層」は、その体積の 50 原子%以上が、(1) Au₁-Sn₁、(2) Au₁-Sn₂、(3) Au₁-Sn₄ の金属間化合物の 1 つ又は複数により生成されていることが好ましい。「金属間化合物を主組成とする」とは、このように接合層にその体積の 50 原子%以上の金属間化合物が含まれているという意味で使用される。

【0013】このように構成される本発明の第 1 の特徴に係る半導体装置においては、第 1 の電極とパンプ電極との間の接合層を金属間化合物とし、又は接合層の体積の 50 原子%以上を金属間化合物としたことにより、接合層部分のボイドの発生を防止することができ、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0014】本発明の第 2 の特徴は、本発明の第 1 の特徴に係る半導体装置において、接合層の体積を、パンプ電極の体積に比べて小さくしたことである。ここで、「接合層の体積がパンプ電極の体積に比べて小さい」とは、パンプ電極に対する低熔点金属の Sn 量の相対的な割合を表現しており、パンプ電極の Au と Sn との金属間化合物の生成量を減少させる意味で使用する。

【0015】このように構成される本発明の第 2 の特徴に係る半導体装置においては、本発明の第 1 の特徴に係る半導体装置で得られる効果に加えて、パンプ電極の Au と接合層の Sn との金属間化合物の成長を抑制し、脆い性質を有する安定な金属間化合物を生成させないようにすることができるので、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0016】本発明の第 3 の特徴は、第 1 の電極上に低熔点金属を形成する工程と、第 2 の電極上に少なくとも Au を主組成とするパンプ電極を形成する工程と、低熔点金属とパンプ電極とを接触させ加熱することにより、パンプ電極の Au と低熔点金属との金属間化合物を主組成とする接合層を形成し、この接合層及びパンプ電極を介させて第 1 の電極と第 2 の電極との間を電気的かつ機械的に接続する工程とを少なくとも備えた半導体装置の製造方法としたことである。

【0017】このような本発明の第 3 の特徴に係る半導体装置の製造方法においては、上記本発明の第 1 の特徴に係る半導体装置を製造することができ、電極間の接合部の信頼性を向上することができるので、製造上の歩留まりを向上することができる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面を用いて詳細に説明する。

【0019】【半導体装置の構造】図 1 及び図 2 に示すように、本発明の実施の形態に係るフリップチップ構造

を採用し、かつ合金接合方式を採用する半導体装置1は、第1の電極12と、第1の電極12上の少なくともAuを主組成とするバンパ電極30と、バンパ電極30上の第2の電極21とを備え、第1の電極12とバンパ電極30との間に、バンパ電極30のAuと低融点金属との金属間化合物を主組成とする接合層40を備えて構築されている。

【0020】第1の電極12は、基板10の絶縁基材11の表面上に配設されており、本発明の実施の形態において導電性に優れたCu箔膜により形成されている。第1の電極12は、少なくともバンパ電極30側の表面層にCuを備えていばよい。また、第1の電極12又はその表面層には、Cu合金を使用することができる。第1の電極12は本発明に係る「第1の電極」の一具体例に対応するものである。

【0021】絶縁基材11には、例えばポリイミド系樹脂基板、エポキシ系樹脂基板等、プラスチック基板を実用的に使用することができる。基板10の絶縁基材11の底面上には外部端子13が配設されている。外部端子13は絶縁基材11に配設された接続孔配線14を通して第1の電極12と電気的に接続されている。外部端子13には半田ボール15が電気的かつ機械的に接続されている。半田ボール15は例えば鉛(Pb)-Sn半田を実用的に使用することができる。

【0022】半導体素子20は例えばシリコン単結晶チップにより形成されており、半導体素子20の主面には図示しない回路が搭載されている。半導体素子20の主面上に第2の電極21が配設されている。この第2の電極21は、いわゆるボンディングパッドであり、例えば半導体素子20の回路間を電気的に接続するアルミニウム(A1)配線又はAl合金(例えばAl-Cu、Al-Si、Al-Cu-Si等)配線と同一配線材料により形成されている。第2の電極21の周囲には実際にはパッシベーション膜等が配設されているが、それらの詳細な構造はここでは省略する。

【0023】バンパ電極30は、本発明の実施の形態において、スタッドAuバンパ電極で構成されている。スタッドAuバンパ電極は、第2の電極21の表面上に熱圧着ボンディングされているので、第2の電極21の表面上に直接接続されている。バンパ電極30は、必ずしも純Auにより形成される必要はなく、例えば硬度調節のために適度な添加物を含むAu合金を使用してもよい。

【0024】また、バンパ電極30はスクリーン印刷法やエッチング法により形成してもよい。この場合、バンパ電極21は、第2の電極21上にバリア金属層を介在させて電気的かつ機械的に接続されている。バリア金属層には、例えば、第2の電極21の表面からその上方に向かってチタン(Ti)膜、ニッケル(Ni)膜、パラジウム(Pd)膜のそれぞれを順次積層した複合膜

を実用的に使用することができる。

【0025】接合層40は上記のようにバンパ電極30のAuと低融点金属との金属間化合物を主組成として構成されており、この金属間化合物を生成する低融点金属には、Sn、又はSn-Ag、Sn-In、Sn-Bi、Sn-Cu、Sn-Pb等のSnと少なくともいづれか1つの金属との合金(Snを主組成とする低融点金属)を実用的に使用することができる。さらに、低融点金属にはSnを主組成とする三元以上の合金を使用することができる。本発明の実施の形態において、低融点金属にはSn-Agが使用されている。

【0026】本発明の実施の形態に係る接合層40は、その体積の50原子%以上の大部分が、Au-Sn金属間化合物、Au-Sn₂金属間化合物、Au-Sn₄金属間化合物の1つ又は複数により生成され、Sn-Agの低融点金属の領域は僅かで、Au-Sn共晶合金を極力含まないように構成されている。図3(A)に示す、本発明者が実際に製作した半導体装置1において、バンパ電極30は接合層40の中央部分を押し込み変形させて第1の電極12側に近接しており、接合層40の周辺部分が比較的薄い膜厚で盛り上っている。図3(B)に示すように、この接合層40の周辺部分の比較的境界が厚い部分において、複数の結晶領域41~45が観察され、図4に各結晶領域41~45の分析結果を示す。

【0027】バンパ電極30に最も近接した結晶領域41(分析点A)はAu-Sn₁金属間化合物、バンパ電極30に次に近接した結晶領域42(分析点B)はAu-Sn₂金属間化合物、バンパ電極30にさらに次に近接した結晶領域43(分析点C)はAu-Sn₄金属間化合物である。結晶領域41においては、バンパ電極30のAuの供給量が多いと考えられる。結晶領域42、43のそれぞれはバンパ電極30から徐々に離間し、逆に低融点金属に近づいていくので、Snの供給量が多いと考えられる。これらの金属間化合物は、バンパ電極30の体積よりも接合層40の体積を小さく設定し、Snの相対的な供給量を減少させているので、安定な状態まで成長しないようになっている。

【0028】この結晶領域43の外側には低融点金属であるSn-Agの結晶領域44(分析点D)が存在している。また、バンパ電極30の中央部分と第1の電極12との中央部分との間の接合層40にはAn-Sn-Cuの結晶領域45(分析点E)が存在している。結晶領域45は第1の配線12に近いので、Cuの拡散が若干あるものと考えられる。

【0029】基板10の表面と半導体素子20の主面との間には保護樹脂50が配設されている。この保護樹脂50は、基本的には半導体素子20への水分の浸入や汚染物質の侵入を防止する目的で形成されているが、さらに少なくとも接合層40を被覆するよう形成されてお

り、接合層 40 に加わる外部応力を緩和するようになっている。つまり、保護樹脂 50 は熱サイクルに対する接合層 40 の寿命を延ばすことができる。

【0030】 このように構成される本発明の実施の形態に係る半導体装置 1 においては、第 1 の電極 12 とパンプ電極 30 との間の接合層 40 の主組成を金属間化合物とし、又は接合層 40 の体積の 50 原子%以上を金属間化合物とし、 $Au-Sn$ 共晶合金を生成しないようにしたことにより、第 1 の電極 12 の接合層 40 近傍部分のボイドの発生を防止することができ、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0031】 さらに、本発明の実施の形態に係る半導体装置 1 においては、接合層 40 の体積を、パンプ電極 30 の体積に比べて小さくしたことにより、パンプ電極 30 の Au と接合層 40 の Sn との金属間化合物の成長を制御し、脆い性質を有する安定な金属間化合物を生成させないようにすることができるので、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0032】 [半導体装置の製造方法] 次に、本発明の実施の形態に係る半導体装置 1 の製造方法を、図 5乃至図 7 を用いて説明する。

【0033】 (1) まず、基板 10 を準備し、図 5 に示すように、基板 10 の第 1 の電極 12 上に低融点金属層 47 を形成する。低融点金属 47 は、本発明の実施の形態において $Sn-Ag$ 合金を使用し、例えばスクリーン印刷により第 1 の電極 12 上に形成される。ここで、後に形成する接合層 40 の体積がパンプ電極 30 の体積より小さくなり、かつ低融点金属 47 の Sn 量の供給量を適切に減少できるように、低融点金属 47 の膜厚は薄く調節されるようになっている。

【0034】 (2) 一方、半導体素子 20 を準備し、図 6 に示すように、半導体素子 20 の第 2 の電極 (ボンディングパッド) 21 上にパンプ電極 30 を形成する。このパンプ電極 30 には上記のようにスタッド Au パンプ電極が使用され、このスタッド Au パンプ電極はワイヤボンディング法により形成される。なお、第 2 の電極 21 上へのパンプ電極 30 の形成工程は、第 1 の電極 12 上に低融点金属 47 を形成する工程よりも前に行ってもよい。

【0035】 (3) 基板 10 の第 1 の電極 12 と半導体素子 20 の第 2 の電極 21 との位置合わせを行い、引き続き第 1 の電極 12 上の低融点金属 47 に第 2 の電極 21 上のパンプ電極 30 を接触させ、適度な荷重を加えることにより、図 7 に示すように低融点金属 47 及びパンプ電極 30 を変形させる。

【0036】 (4) 例えば $200^{\circ}\text{C} \sim 300^{\circ}\text{C}$ の温度範囲で熱処理を行い、前述の図 2 に示すように、低融点金属 47 の Sn とパンプ電極 30 の Au との金属間化合物を主組成とする接合層 40 を、第 1 の電極 12 とパンプ電極 30 との間に形成する。上記のように、接合層 40

は、その体積の 50 原子%以上の大部分が、 $Au_{1-x}Sn_x$ 金属間化合物、 $Au_{1-x}Sn_{2-x}$ 金属間化合物、 $Au_{1-x}Sn_{4-x}$ 金属間化合物の 1 つ又は複数により生成され、 $Au-Sn$ 共晶合金を極力含まないように形成されている。この接合層 40 の形成により、第 1 の電極 12 と第 2 の電極 21 との間が、接合層 40 及びパンプ電極 30 を介在させて電気的かつ機械的に接続される。同時に、基板 10 上に半導体素子 20 がマウントされる。

【0037】 (5) 基板 10 と半導体素子 20 との間において、半導体素子 20 の上面、第 1 の電極 12 と第 2 の電極 21 との接合部分等を覆う保護樹脂 50 を形成する。この保護樹脂 50 には、例えば滴下塗布 (ポッティング) 法により形成されるエポキシ系樹脂を実用的に使用することができる。

【0038】 (6) これらの一連の製造工程が終了すると、本発明の実施の形態に係る半導体装置 1 を完成させることができる。

【0039】 このような本発明の実施の形態に係る半導体装置 1 の製造方法においては、第 1 の電極 12 と第 2 の電極 21 との間の接合部の信頼性を向上することができるので、製造上の歩留まりを向上することができる。

【0040】 (その他の実施の形態) 本発明は上記実施の形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例及び運用技術が明らかとなる。

【0041】 例えば、上記実施の形態に係る半導体装置 1 は基板 10 の第 1 の電極 12 と半導体素子 20 の第 2 の電極 21 との接合部分に本発明を適用した場合を説明したが、本発明は上下に積層される基板の電極間の接続部分にも適用することができる。

【0042】 このように、本発明はここでは記載していない様々な実施の形態等を含むことは勿論である。従って、本発明の技術的範囲は上記の妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

【0043】

【発明の効果】 本発明は、電極間の接合部のボイドの発生を減少することができ、かつ接合部の機械的強度を向上することができ、熱サイクルに対する信頼性を向上することができる半導体装置を提供することができる。

【0044】 さらに、本発明は、上記効果を得ることができる半導体装置の製造方法を提供することができる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態に係るフリップチップ構造を採用する半導体装置の断面構造図である。

【図 2】 図 1 に示す半導体装置の電極間接続部分の断面構造図である。

【図 3】 (A) は図 2 に示す半導体装置の電極間接続部分の断面写真に基づき作成した結晶断面図、(B) は

(A)に符号F3Bを付けて示す電極間接続部分の要部の拡大結晶断面図である。

【図4】図3(B)に示す電極間接続部分の接合層の各結晶領域の組成分析結果を示す図である。

【図5】本発明の実施の形態に係る半導体装置の工程断面図である。

【図6】図5に続く半導体装置の工程断面図である。

【図7】図6に続く半導体装置の工程断面図である。

【図8】本発明の先行技術に係る半導体装置の断面構造図である。

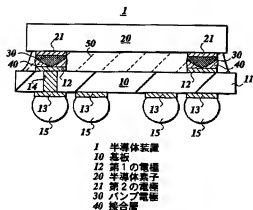
【図9】図8に示す半導体装置の電極接続部の拡大断面

構造図である。

【符号の説明】

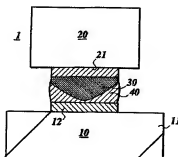
- 1 半導体装置
- 10 基板
- 12 第1の電極
- 20 半導体素子
- 21 第2の電極 (ボンディングパッド)
- 30 バンプ電極
- 40 接合層
- 47 低融点金属
- 50 保護樹脂

【図1】

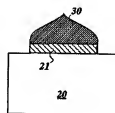


- 1 半導体装置
- 10 基板
- 12 第1の電極
- 20 半導体素子
- 21 第2の電極
- 30 バンプ電極
- 40 接合層

【図2】



【図3】

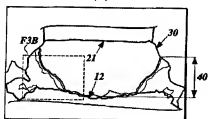


【図4】

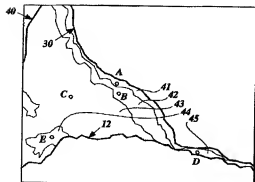
分析点	Au	Sn	Cu	Ag	備考
A	54.25	45.29	0.46		AuSn (δ層)
B	36.65	63.96		0.39	AuSn ₂ (ε層)
C	18.25	80.58	0.06	1.11	AuSn ₄ (η層)
D		96.24	0.6	3.16	Sn-Ag ₂ S
E	51.25	43.81	4.68	0.25	AuSn (δ層) + Cu

【図3】

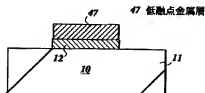
(A)



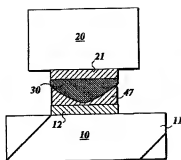
(B)



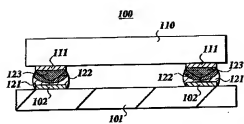
【図5】



【図7】



【図8】



【図9】

